

PAT-NO: JP361023346A
DOCUMENT-IDENTIFIER: JP 61023346 A
TITLE: ELECTRONIC COOLING LOW NOISE AMPLIFIER
PUBN-DATE: January 31, 1986

INVENTOR-INFORMATION:

NAME

IWAKUNI, MIKIO
ARAI, MEGUMI
HAMABE, TSUYOSHI
SAITO, TOSHIYUKI

ASSIGNEE-INFORMATION:

NAME

FUJITSU LTD

COUNTRY

N/A

APPL-NO: JP59144000

APPL-DATE: July 11, 1984

INT-CL (IPC): H01L023/12, H01L023/36 , H01L029/80

US-CL-CURRENT: 257/712, 257/930 , 257/E23.082

ABSTRACT:

PURPOSE: To prevent the temperature of an FMT chip from rising and to improve a cooling efficiency by setting up an electronic cooling device to cool a ceramic substrate directly.

CONSTITUTION: An electronic cooling device 25 in a triple module construction using a Peltier effect cools directly the back of a ceramic substrate 28 and diffuses heat taken throughout a case 27 through a radiating fin 26. As the ceramic substrate 28 with an amplification circuit 21 on it is directly cooled by the thermoelectric device 25, a heat capacity and a substrate area

of a
cooling part can be made far smaller than those of a conventional device. Heat flowing into a cooling part through an in-out terminal from the outside is shut off by the ceramic substrate 28. Consequently a cooling capacity can be improved sharply. A much better effect can be obtained by mounting an FET chip on a mounting part, in which such a metal plate as copper is embedded, of an FET chip 29 of the ceramic substrate 28.

COPYRIGHT: (C)1986,JPO&Japio

⑫ 公開特許公報 (A) 昭61-23346

⑤Int. Cl. 4

H 01 L 23/12
23/36
29/80

識別記号

厅内整理番号

7357-5F
6616-5F
7925-5F

④3公開 昭和61年(1986)1月31日

審査請求 未請求 発明の数 1 (全3頁)

⑤④発明の名称 電子冷却低雑音増幅器

②特 願 昭59-144000

②出 願 昭59(1984)7月11日

⑦②発	明者	岩 国	幹 夫	川崎市中原区上小田中1015番地	富士通株式会社内
⑦②発	明者	新 居	恵	川崎市中原区上小田中1015番地	富士通株式会社内
⑦②発	明者	浜 部	剛 志	川崎市中原区上小田中1015番地	富士通株式会社内
⑦②発	明者	斉 藤	俊 幸	川崎市中原区上小田中1015番地	富士通株式会社内
⑦①出	願人	富士通株式会社		川崎市中原区上小田中1015番地	
⑦④代	理人	弁理士	玉蟲 久五郎	外1名	

明 細 書

1 発 明 の 名 称 電 子 冷 却 低 雑 音 増 幅 器

2. 特許請求の範囲

1 セラミック基板上に設けられたFETチップを含む増幅回路を電子冷却装置により冷却する低雑音増幅器において、前記増幅回路に接続する入出力端子を保持し一開口端が蓋により覆われる枠状キャリアを設け、該枠状キャリア内に前記セラミック基板を気密を保つて取り付けるとともに、前記冷却装置を、前記セラミック基板を直接冷却するように設けたことを特徴とする電子冷却低雑音増幅器。

2. セラミック基板のFETチップ搭載部分に金属板を埋め込んだ特許請求の範囲第1項記載の電子冷却低雑音増幅器。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はマイクロ波，ミリ波無線装置に用いられる電子冷却低雑音増幅器に関するものである。

低雑音増幅器の雑音指数低減のためには増幅器を冷却することが有効な手段で、従来から行われている。

〔従来の技術〕

従来の低雑音増幅器の冷却構造では、増幅器の筐体全体を冷却するようになっている。その1例を第3図に示す。図中、1は増幅回路、2は筐体、3は入力側導波管、4は出力側導波管、5は電子冷却装置で、これらは放熱フィン6を有する外箱7内に収納されている。増幅回路1は、金属キャリア8上のセラミック基板9に搭載されたFETチップ10と、セラミック基板8及びセラミック基板11、12の表面に形成されてFETチップ10に接続する整合回路（図示省略）とより構成されている。金属キャリア8は筐体2の底面に形成された凹部13内に設けられ、セラミック基板11、12は凹部13の両側で筐体2の底面上に設けられている。入力側導波管3及び出力側導波管4は、筐体2に固定された入力端子14（セラミック基板11上の回路に接続）及び出力端子15（セラミッ

ク基板12上の回路に接続)にそれぞれ接続されている。電子冷却装置5はペルチェ効果を利用したもので、本図では3段モジュールのものを示している。この電子冷却装置5は、筐体2の底部を冷却し、奪った熱を放熱フィン6を通し外部に放散させる。

〔発明が解決しようとする問題点〕

このように、従来の冷却構造では、増幅器の筐体全体を冷却するようになっており冷却部の熱容量、表面積が大きいので、冷却効率が悪かった。この問題を解決するため増幅部の増幅回路をMIC(モノリシックIC)化する等の小型化が進められてはいるが、この小型化にも限界があつた。

〔問題点を解決するための手段〕

本発明は上述の問題点を解決できる電子冷却低雑音増幅器を提供することを目的としたもので、そのための手段として、セラミック基板上に設けられたFETチップを含む増幅回路を電子冷却装置により冷却する低雑音増幅器において、前記電子冷却装置を、前記セラミック基板を直接冷却する

(3)

筐体22は、第2図に示すような枠状のもので、下部に段付部30を有しており、セラミック基板28はこの段付部30に気密を保って取り付けられて蓋31により密封されている。導波管23、24は、この筐体22に固定されてセラミック基板28上の回路に接続する入力端子32、出力端子33に接続されている。

電子冷却装置25は、ペルチェ効果を利用した3段モジュール構造のもので、セラミック基板28の裏側を直接冷却し、奪った熱を放熱フィン26を通し外箱27に放散させる。

このように、本発明では、表面に増幅回路が形成されたセラミック基板を電子冷却装置により直接冷却するようになっており、冷却部の熱容量、表面積を従来の筐体を冷却する場合よりはるかに小さくすることができる。また、外部から入、出力端子を通し冷却部に流入する熱はセラミック基板により断熱される。従つて、冷却能力を大幅に向上させることが可能である。

なお、セラミック基板のFETチップ搭載部分に

(5)

ように設ける構成を採用している。

〔作用〕

上記構成の採用により、増幅回路を備えたセラミック基板が電子冷却装置により直接冷却され、冷却部の熱容量は低下する。従つて、冷却効率は向上し、FETチップの温度上昇を防止することができる。

〔実施例〕

以下、第1図及び第2図に関連して本発明の実施例を説明する。

第1図は本発明に係る電子冷却低雑音増幅器の正面図で、図中、21は増幅回路、22は筐体(キャリア)、23は入力側導波管、24は出力側導波管、25は電子冷却装置で、これらは放熱フィン26を有する外箱27内に収納されている。

増幅回路21は、セラミック基板28に搭載されたFETチップ29と、セラミック基板28の表面に形成されてFETチップ29及び導波管23、24に接続する整合回路(図示省略)とより構成されてMIC化されている。

(4)

銅等の金属板を埋め込んでおき、この上にFETチップを搭載するようにすれば、より優れた効果が得られる。

〔発明の効果〕

以上述べたように、本発明によれば、冷却能力を大幅に向上させることができ、雑音指数を低減することが可能になる。

4. 図面の簡単な説明

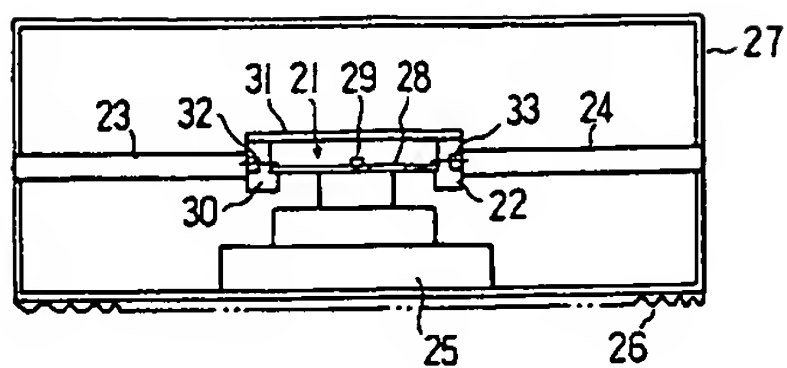
第1図は本発明に係る電子冷却低雑音増幅器の実施例を示す要部正面図、第2図は同筐体の斜視図、第3図は従来の低雑音増幅器の冷却構造を示す正面図で、図中、21は増幅回路、22は枠状の筐体(キャリア)、23は入力側導波管、24は出力側導波管、25は電子冷却装置、28はセラミック基板、29はFETチップ、30は段付部、31は蓋、32は入力端子、33は出力端子である。

特許出願人 富士通株式会社

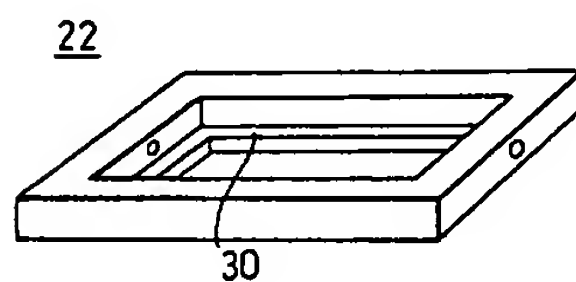
代理人 弁理士 玉蟲久五郎(外1名)

(6)

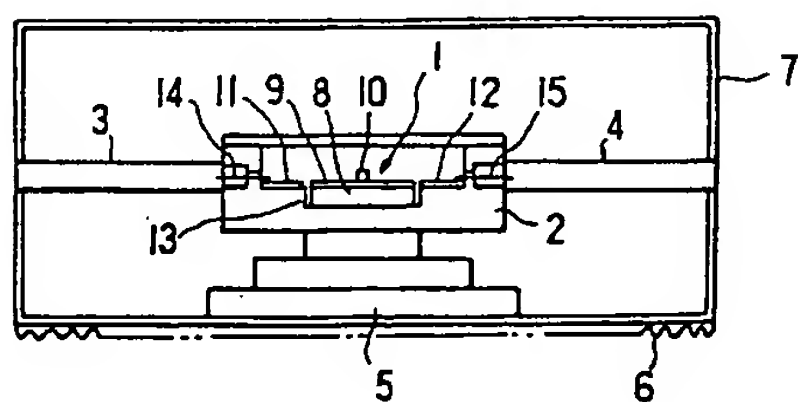
第 1 図



第 2 図



第 3 図



BEST AVAILABLE COPY